

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-101884

(43)Date of publication of application : 15.04.1997

(51)Int.CI.

G06F 9/06

(21)Application number : 07-258796 (71)Applicant : NEC CORP

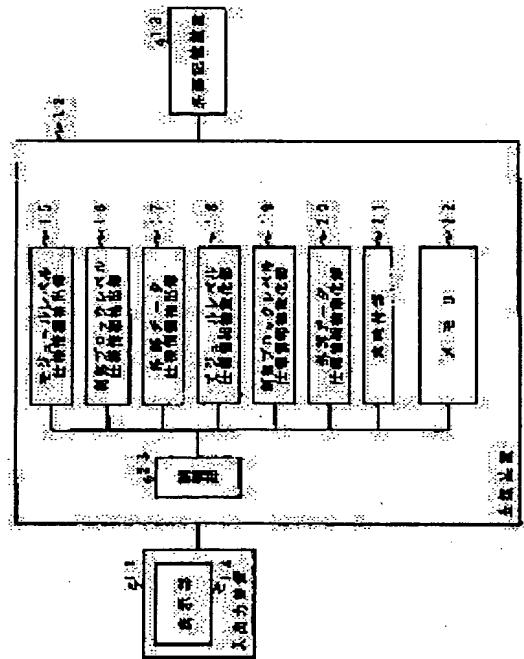
(22)Date of filing : 05.10.1995 (72)Inventor : SHIBUYA JUNICHI

(54) REVERSE ENGINEERING SUPPORTING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a reverse engineering supporting system capable of easily analyzing a source program to be used for an information processing system.

SOLUTION: Specification information extracting parts 15 to 17 respectively extract specification information from a source program stored in an external storage device 13. Specification information abstracting parts 18 to 20 respectively abstract the specification information extracted by their corresponding specification information extracting parts 15 to 17 and generate hierarchical abstract specification information. The generated abstract specification information is stored in a memory 22. A meaning part 21 selectively reads out a part of the abstract specification information from the memory 22, displays the read contents on a display part 14, adds meaning information inputted from an I/O device 11 to the read information, and stores the added contents in the memory 22 again.



LEGAL STATUS

[Date of request for examination] 05.10.1995

[Date of sending the examiner's decision 12.09.2001
of rejection]

[Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for application]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-101884

(43)公開日 平成9年(1997)4月15日

(51)Int.Cl.
G 0 6 F 9/06

識別記号
5 3 0

F I
G 0 6 F 9/06

技術表示箇所
5 3 0 U
5 3 0 V

審査請求 有 請求項の数6 OL (全7頁)

(21)出願番号 特願平7-258796

(22)出願日 平成7年(1995)10月5日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 鈴谷 純一

東京都港区芝五丁目7番1号 日本電気株式会社内

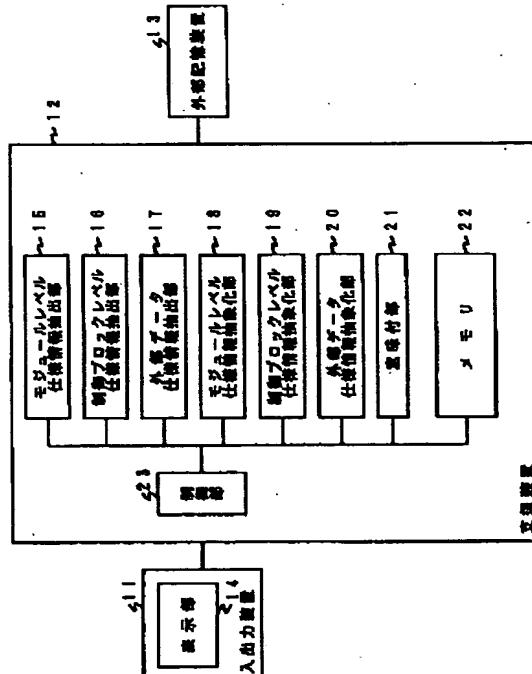
(74)代理人 弁理士 後藤 洋介 (外2名)

(54)【発明の名称】 リバースエンジニアリング支援システム

(57)【要約】

【課題】 情報処理システムに用いられるソースプログラムの解析を行えるリバースエンジニアリング支援システムを提供する。

【解決手段】 仕様情報抽出部15、16、17は、外部記憶装置13に記憶されたソースプログラムから仕様情報を抽出する。仕様情報抽象化部18、19、20は、仕様情報抽出部が抽出した仕様情報を抽象化して、階層化された抽象仕様情報を生成する。生成された抽象仕様情報はメモリ22に格納される。意味付部21は、メモリから抽象仕様情報の一部を選択的に読み出し、表示部14に表示させるとともに、入出力装置11から入力される意味付情報を付加して、再びメモリ22に格納する。



【特許請求の範囲】

【請求項1】 情報処理システムに使用されるソースプログラムの解析を支援するリバースエンジニアリング支援システムにおいて、前記ソースプログラムに含まれる複数の所定単位プログラムと該複数の所定単位プログラム間のフロー情報を抽出、解析して仕様情報を生成するとともに、前記複数の所定単位プログラムにそれぞれ対応する付随情報を抽出する仕様情報抽出手段と、前記仕様情報と前記付随情報とに基づいて前記複数の所定単位プログラム間の従属関係を分析し、前記複数の所定単位プログラムを少なくとも1つのグループにグルーピングして階層化された抽象仕様情報を生成するとともに、前記付随情報のうち前記グループに対応する情報を識別可能にする仕様情報抽象化手段と、前記抽象仕様情報と前記付随情報とをそれぞれ記憶する抽象仕様情報記憶手段及び付随情報記憶手段と、前記抽象仕様情報及び前記付随情報を表示するための表示手段と、前記抽象仕様情報に付加する意味付情報を入力するための入力手段と、前記抽象仕様情報記憶手段から前記所定単位プログラムまたは前記グループに対応する情報を選択的に読み出し、かつ読出した抽象仕様情報に対応する付随情報を前記付随情報記憶手段から読出して前記表示手段に表示させるとともに、前記入力手段からの前記意味付情報を前記抽象化仕様情報に付加して前記仕様情報記憶手段に再び記憶させる意味付手段とを有することを特徴とするリバースエンジニアリング支援システム。

【請求項2】 前記所定単位プログラムがモジュールであって、前記付随情報が前記モジュールの入出力データ情報であることを特徴とする請求項1のリバースエンジニアリング支援システム。

【請求項3】 前記所定単位プログラムが制御ブロックであって、前記付随情報が前記制御ブロックの入出力データ情報であることを特徴とする請求項1のリバースエンジニアリング支援システム。

【請求項4】 前記所定単位プログラムが外部データであって、前記付随情報が前記外部データのデータ構造情報であることを特徴とする請求項1のリバースエンジニアリング支援システム。

【請求項5】 前記仕様情報抽出手段と前記仕様情報抽象化手段とを複数有し、前記所定単位プログラムとしてモジュール、制御ブロック、及び外部データのうちの2つまたは全てに対応できるようにしたことを特徴とする請求項1のリバースエンジニアリング支援システム。

【請求項6】 情報処理システムに使用されるソースプログラムの解析を支援するリバースエンジニアリング支援方法において、前記ソースプログラムに含まれる複数の所定単位プログラムと該複数の所定単位プログラム間のフロー情報を抽出、解析して仕様情報を生成するとともに、前記複数の所定単位プログラムにそれぞれ対応する付随情報を抽出する仕様情報抽出工程と、前記仕様情

報と前記付随情報とに基づいて前記複数の所定単位プログラム間の従属関係を分析し、前記複数の所定単位プログラムを少なくとも1つのグループにグルーピングして階層化された抽象仕様情報を生成するとともに、前記付随情報のうち前記グループに対応する情報を識別可能にする仕様情報抽象化工程と、前記階層化された抽象仕様情報を上位の抽象仕様情報から下位の抽象仕様情報までを順番に表示器に選択表示する表示工程と、表示工程において表示された抽象仕様情報に順次意味付け情報を附加する意味付け工程とを含むことを特徴とするリバースエンジニアリング支援方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、リバースエンジニアリング支援システムに関する。

【0002】

【従来の技術】 情報処理システムを構成するソースプログラムを解析して、制御構造、データ構造、及びデータ間の依存関係等の仕様情報を自動的に抽出して、抽出した仕様情報を図式チャート等によって利用者に提示する仕様書自動作成方式がある。このような仕様書自動作成方式は、例えば、特開昭62-145424号公報や特開平3-218522号公報等に開示されている。

【0003】 従来のリバースエンジニアリング支援システムでは、このような仕様書自動作成方式により得られた仕様情報を図式チャート等によって利用者に提示するとともに、利用者による意味付け、抽象化等の加工を可能にして、情報処理システムの解析を支援する機能を提供している。

【0004】

【発明が解決しようとする課題】 しかしながら、従来のリバースエンジニアリング支援システムによって、利用者に提示される仕様情報は、ソースプログラムと同程度の低レベルの情報であり、利用者は、これらの仕様情報に基づいてさらにシステムの解析を行い、仕様情報の意味付け、抽象化などを繰り返し、仕様情報のレベルを次第に上位レベルの情報へと作り替えて、目的とする情報処理システムの解析を行なわなければならない。

【0005】 上記の作業は、支援システムから提示された複数の仕様情報を同時に参照、理解して、これらの仕様情報の相互の関連を求める、全体における各仕様情報の位置付けを行ったりする必要があり、利用者が複雑な処理を行わなければ、効果的な解析が行えないという問題点がある。

【0006】 本発明は、利用者の負担を大幅に減らして、容易に効果的な解析を行うことができるリバースエンジニアリング支援システムを提供することを目的とする。

【0007】

【課題を解決するための手段】 本発明によれば、情報処

理システムに使用されるソースプログラムの解析を支援するリバースエンジニアリング支援システムにおいて、前記ソースプログラムに含まれる複数の所定単位プログラムと該複数の所定単位プログラム間のフロー情報を抽出、解析して仕様情報を生成するとともに、前記複数の所定単位プログラムにそれぞれ対応する付随情報を抽出する仕様情報抽出手段と、前記仕様情報と前記付随情報とに基づいて前記複数の所定単位プログラム間の従属関係を分析し、前記複数の所定単位プログラムを少なくとも1つのグループにグルーピングして階層化された抽象仕様情報を生成するとともに、前記付随情報のうち前記グループに対応する情報を識別可能にする仕様情報抽象化手段と、前記抽象仕様情報と前記付随情報とをそれぞれ記憶する抽象仕様情報記憶手段及び付随情報記憶手段と、前記抽象仕様情報及び前記付随情報を表示するための表示手段と、前記抽象仕様情報に付加する意味付情報を入力するための入力手段と、前記抽象仕様情報記憶手段から前記所定単位プログラムまたは前記グループに対応する情報を選択的に読み出し、かつ読み出した抽象仕様情報に対応する付随情報を前記付随情報記憶手段から読み出して前記表示手段に表示させるとともに、前記入力手段からの前記意味付情報を前記抽象化仕様情報に付加して前記仕様情報記憶手段に再び記憶させる意味付手段とを有することを特徴とするリバースエンジニアリング支援システムが得られる。

【0008】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。図1に本発明のリバースエンジニアリング支援システムの一実施形態を示す。このリバースエンジニアリング支援システムは、入出力装置11、支援装置12、及び外部記憶装置13を有している。

【0009】入出力装置11は表示部14を有している。また、支援装置12は、ソースプログラムのモジュールレベル、制御ブロックレベル、及び外部データにそれぞれ対応する仕様情報抽出部15、16、及び17と、同じくモジュールレベル、制御ブロックレベル、及び外部データにそれぞれ対応する仕様情報抽象化部18、19、及び20と、意味付部21、メモリ22、及びこれらを制御する制御部23を有している。

【0010】また、外部記憶装置13は、解析しようとするソースプログラム群を記憶している。なお、この外部記憶装置13は、必ずしも必要なものではなく、解析しようとするソースプログラム群を含む情報処理システムを、直接支援装置12に接続するようにして良いし、入出力装置11からソースプログラム群を入力するようにして良い。

【0011】以下、図2乃至図6をも参照して、図1のリバースエンジニアリング支援システムの動作を説明する。通常、ソースプログラム群は、複数のソースプログラムによって構成されている。ここでは、図2に示す3

つのソースプログラム1乃至3によって構成されているものとする。

【0012】まず、入出力装置11から支援装置12に對してソースプログラム群の解析の指示が与えられると、制御部23は、仕様情報抽出部15、16、及び17を同時にあるいは所定の順序で起動する。この起動は、入出力装置11からの指示にしたがって、仕様情報抽出部15、16、及び17のうちの1つまたは2つのみを起動するようにもできる。

10 10 【0013】起動された仕様情報抽出部15、16、及び17は、外部記憶装置13からソースプログラム群を読み出し、ソースプログラム1乃至3の分析を行う。詳述すると、モジュールレベル仕様情報抽出部15は、ソースプログラム1乃至3から、モジュール(ここでは関数)の定義、関数の入出力データ、及び関数間の呼び出し関係(制御フロー情報)を抽出、解析してモジュールレベルの仕様情報と入出力データ情報を構築する。なお、図2に示すソースプログラム群に含まれている関数は、main、func1、及びfunc2である。

20 20 【0014】また、制御ブロックレベル仕様情報抽出部16は、ソースプログラム1乃至3に含まれる関数内の制御ブロック(入口と出口とが1つづつの一連の処理)、制御ブロック間の制御の流れ、及び各制御ブロックの入出力データを解析して、制御ブロックレベルの仕様情報と入出力データ情報を構築する。

【0015】さらにまた、外部データ仕様情報抽出部17は、ソースプログラム1乃至3に含まれる外部データの定義と、その構造情報、及び外部データの値の伝播を表すデータフロー情報を解析して、外部データに関する仕様情報とデータ構造情報を構築する。なお、図2のソースプログラム群には、外部データとして、message、text、及びlengthが含まれている。

30 30 【0016】上記のようにして、各仕様情報抽出部15、16、及び17が抽出した仕様情報及び入出力データ情報(データ構造情報)は、一旦メモリ22に格納される。

【0017】次に、制御部23は、仕様情報抽象化部18、19、及び20をそれぞれ起動する。モジュールレベル仕様情報抽象化部18は、メモリ22から読み出したモジュールレベルの仕様情報から、モジュール間の従属関係を調査する。即ち、各関数とその関数に直接従属する関数とを探し出す。そして、直接従属関係にある関数をグルーピングし、各グループを関数の上位概念となる抽象モジュールとする。例えば、図2のソースプログラム群に含まれる関数func2には、関数func1が直接従属し、関数mainには、関数func1及びfunc2が直接従属しているので、これらをそれぞれ1つのグループに分類し、図3に示すように、抽象モジュールAM1、及びAM2とする。こうして、モジュールレベル仕様情報抽象化部18において、抽象モジュールを作成することによ

り階層化されたモジュールレベルの抽象仕様情報が生成される。また、このとき、モジュールレベル仕様情報抽象化部18は、入力された入出力データ情報から、抽象モジュールに対応する入出力データを探し、その旨の情報を上記抽象仕様情報に付加する。

【0018】同様に、制御ブロック仕様情報抽象化部19は、メモリ22から読み出した制御ブロックレベルの仕様情報から、制御ブロック間の従属関係を調査する。そして、直接従属関係にある制御ブロックをグルーピングし、各グループを制御ブロックの上位概念となる抽象制御ブロックとする。例えば、図2のソースプログラム1の場合は、制御ブロックCB1、CB2、CB3、CB4、及びCB5を含んでおり、制御ブロックCB2には制御ブロックCB3及びCB4が従属、制御ブロックCB1には制御ブロックCB2及びCB5が従属している。この関係に基づいて、制御ブロック仕様情報抽象化部19は、制御ブロックCB1、CB2、CB3、CB4、及びCB5を、図3に示すような抽象制御ブロックACB1及びACB2にグルーピングする。また、制御ブロック仕様情報抽象化部19は、各抽象ブロックの入出力データを入出力データ情報の中から探し、その旨の情報を付加して制御ブロックレベルの抽象仕様情報とする。

【0019】また、外部データ仕様情報抽象化部20も、同様に、読み出した仕様情報及びデータ構造情報から、外部データの従属関係を調査し、グルーピングを行い、外部データの抽象仕様情報を生成する。例えば、図2のソースプログラム群の外部データmessage、text、及びlengthは、図5に示すように、外部データtext、及びlengthが、外部データmessageの要素text及びcountに、それぞれアドレスが格納されることによって従属しているので、これらは、1つの抽象データAD1にグルーピングされる。

【0020】こうして、仕様情報抽象化部18、19、及び20からそれぞれ得られる階層化された抽象仕様情報（各グループに対応することを示す情報を付加した入出力データ情報及びデータ構造情報を含む）はメモリ22に格納される。この後、制御部23は、ユーザの指示に従い意味付部21を起動する。

【0021】意味付部21は、所定の順序で、メモリ22から階層化された抽象仕様情報の一部（対応する入出力データ情報（またはデータ構造情報）を含む）を読み出し、入出力装置11に供給して、表示部14に表示させる。ここで、所定の順序とは、入出力部から指示がある場合には、その指示に従って、指示がない場合には、例えば、モジュールレベルの抽象仕様情報、制御ブロックレベルの抽象仕様情報、外部データの抽象仕様情報の順であって、上位の（抽象度高い）抽象仕様情報から下位の（抽象度の低い）抽象仕様情報の順に表示させることをいう。なお、意味付部21は、入出力装置11からの

要求に応じて、複数の抽象仕様情報を同時に表示部14に表示させたり、順序を入れ替えて表示させることもできる。

【0022】この後、入出力装置11から、表示した抽象仕様情報に付加すべき意味付け情報が入力されると、意味付部21は、表示させた抽象仕様情報に、入力された意味付け情報を付加して新たな抽象仕様情報とし、メモリ22に再び格納する。このあと、次の抽象仕様情報を入出力装置11の表示器14に表示させ、上記と同様に意味付け情報を付加してメモリ22に格納するという動作を繰り返す。なお、ここでの意味付けは、何を入力して何を出力する、という観点で行う。この観点で、上位の抽象仕様情報から下位の抽象仕様情報へと意味付けを行うことにより、各抽象仕様情報の全体に対する位置付けが明白となる。

【0023】前記以外の観点での意味付けは、上記の意味付けを行った後行う。この意味付けは、すでに、各抽象仕様情報の全体に対する位置付けが明白となっており、抽象仕様情報間の従属関係も明白なので、下位の仕様情報から上位の仕様情報へと行うこともできる。

【0024】このように、本実施形態のシステムでは、仕様情報を抽象化して階層化し、上位の仕様情報（全体）から下位の仕様情報（部分）へと意味付けを行い、各仕様情報の全体における位置付を明らかにした後、さらに意味付けを行うようにしたことで、スムーズなソースプログラムの解析を実現できる。

【0025】最後に図6に本実施形態のリバースエンジニアリングシステムの情報の流れを示しておく。ここで、太線は起動関係を、細線は参照設定関係を示している。なお、制御部23が、ソフトウェアにより構成される場合は、図6に示すように、支援手段、仕様情報構築手段、制御手段等により階層化して実現される。支援手段は、ユーザの指示により、仕様情報構築手段を起動、その後、制御手段を起動する。また、仕様情報構築手段は、モジュールレベル仕様情報抽出部15、制御ブロックレベル仕様情報抽出部16、外部データ仕様情報抽出部17、モジュールレベル仕様情報抽象化部18、制御ブロックレベル仕様情報抽象化部19、及び外部データ仕様情報抽象化部20を所定の順序で起動する。また、制御手段は、ユーザの指示により意味付部21を起動する。

【0026】

【発明の効果】本発明によれば、情報処理システムに用いられるソースプログラムの解析を支援するリバースエンジニアリング支援システムにおいて、ソースプログラムから抽出した仕様情報を抽象化して階層化し、全体から部分へと解析を進めるようにしたことで、スムーズな解析を実現できる。

【図面の簡単な説明】

【図1】本発明の一実施形態を表すブロック図である。

【図2】図1のリバースエンジニアリング支援システム

の解析対象となるソースプログラム群の一例を示す図である。

【図3】図2のソースプログラムから抽出したモジュールレベルの仕様情報を示す図である。

【図4】図2のソースプログラムから抽出した制御ブロックレベルの仕様情報を示す図である。

【図5】図2のソースプログラムから抽出した外部データの仕様情報を示す図である。

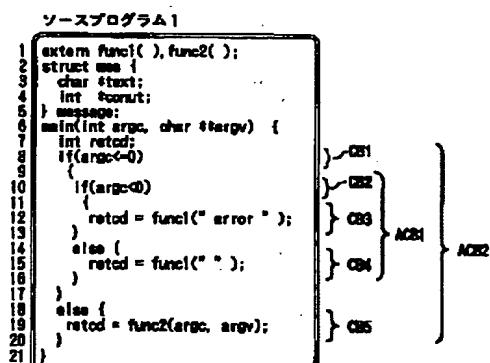
【図6】図1のリバースエンジニアシステムの情報の流れを説明するためのブロック図である。

【符号の説明】

1 1 入出力装置

1 2	支援装置
1 3	外部記憶装置
1 4	表示部
1 5	モジュールレベル仕様情報抽出部
1 6	制御ブロックレベル仕様情報抽出部
1 7	外部データ仕様情報抽出部
1 8	モジュールレベル仕様情報抽象化部
1 9	制御ブロックレベル仕様情報抽象化部
2 0	外部データ仕様情報抽象化部
2 1	意味付部
2 2	メモリ
2 3	制御部

【図2】



ソースプログラム2

```

extern char *message;

int func1(char *msg) {
    if(msg == NULL)
    {
        return(-1);
    }
    else
    {
        printf(" %s\n", msg);
        return(0);
    }
}

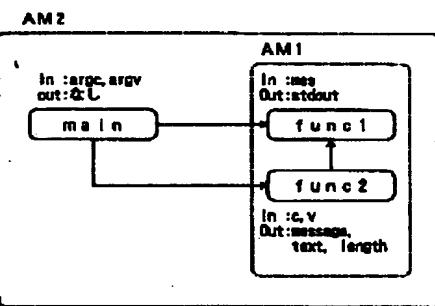
```

ソースプログラム3

```

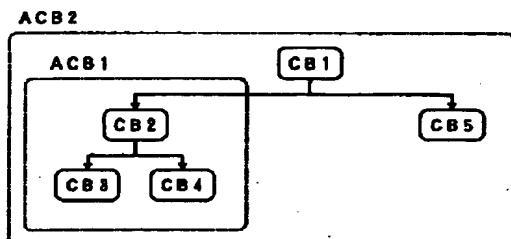
extern struct msg message;
int length;
char text;
extern int func1();
int func2(int a, char *av) {
    int i;
    message.count = 0;
    for(i=1;i<a;i++)
    {
        strcat(text, av);
        strcat(text, "v");
        length += strlen(av);
        i++;
    }
    message.text = text;
    message.count = length;
    retod = func1(" end ");
}

```

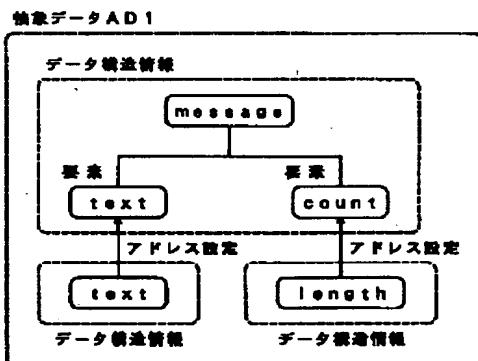


【図3】

【図4】

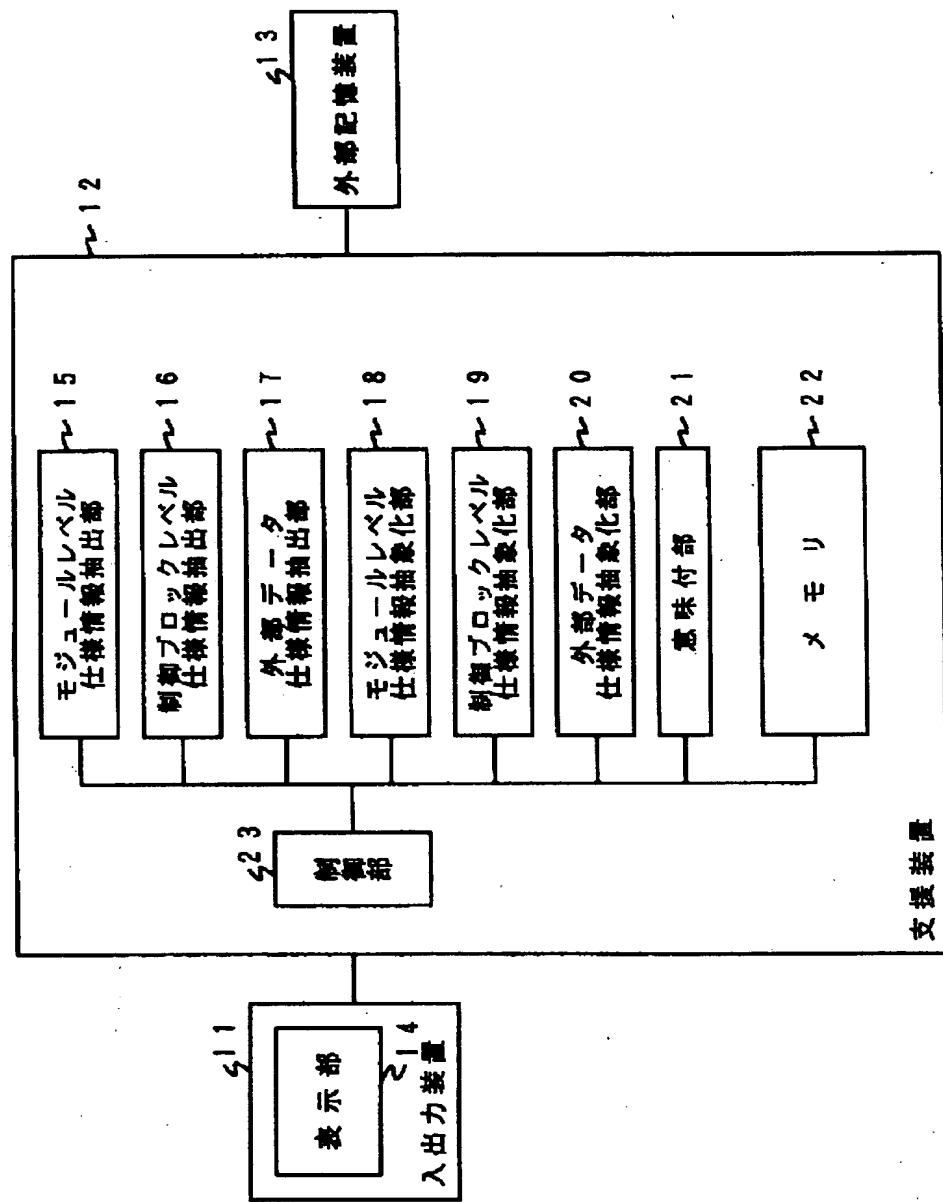


【図5】



データフロー: text のアドレス → message. text
length のアドレス → message. count

【図1】



【図6】

